

# SSIS・半導体入門講座

## テキスト サンプル

2012年4月19,20日

- 半導体産業の歴史と将来展望

講師：牧本次生

- CMOS前工程プロセス

講師：沢田憲一

- 半導体パッケージング技術

講師：池永和夫

- 最近の注目デバイスとグリーンテクノロジー

講師：加藤俊夫

# 半導体産業の歴史と展望

半導体産業人協会 理事長  
(元日立専務・元ソニー専務)  
牧本 次生  
メール: makimoto@tsugio.jp

## 目次

- **半導体が拓いた新しい世界**
- 半導体産業の動向
- 日本半導体の盛衰
- 3.11大震災のインパクト
- 将来展望

Dr. T. Makimoto (TechnoVision)

## 半導体は1%産業にあらず!

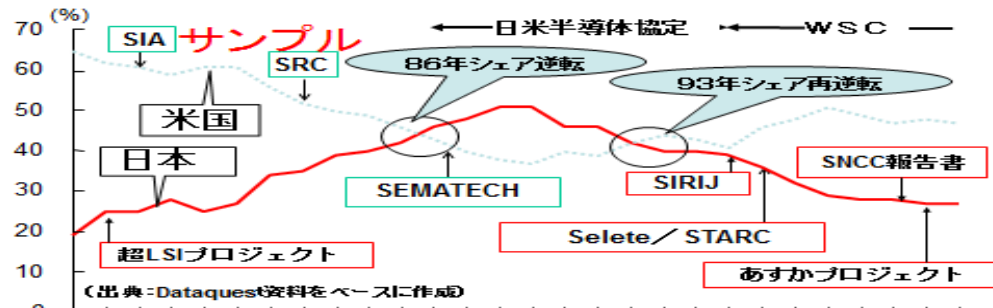
サンプル

合計約180兆円				
輸送機器	通信放送	金融分野	医療	教育研究
43兆円	28兆円	38兆円	36兆円	34兆円



Dr. T. Makimoto (TechnoVision)

## 日米半導体メーカーのシェア推移



## 半導体は日本産業の土台

- 半導体はあらゆるハイテク産業を支える基盤
  - 情報・通信・放送、電子機器、自動車、医療、金融など
  - 1個のLSIでも自動車のラインを止める!
- 大震災後ユーザーの日本離れ、メーカーの海外シフトの動き
  - 半導体を失って日本の将来はない!
- 一国の盛衰は半導体(に)あり!
  - 海外では半導体は大統領・首相の母
  - このままでは「貿易立国」の基盤を失い、衰退の道を辿る!



Dr. T. Makimoto (TechnoVision)

## 半導体が拓く新分野



## 前工程プロセス

一般社団法人 半導体産業人協会  
 サクセスインターナショナル(株)技術顧問  
 元ソニー(株)半導体技術部門課長  
 講師: 沢田 憲一  
 e-mailアドレス f.sawada@oboe.ocn.ne.jp

サンプル

## 半導体前工程プロセス

### 【講義内容】

- 前工程・後工程の概念
- 前工程プロセス・現場環境
- CMOSLSIプロセスの流れ
- シリコンウェハの知識
- 前工程個別プロセス
- 歩留・コストの知識
- APPENDIX

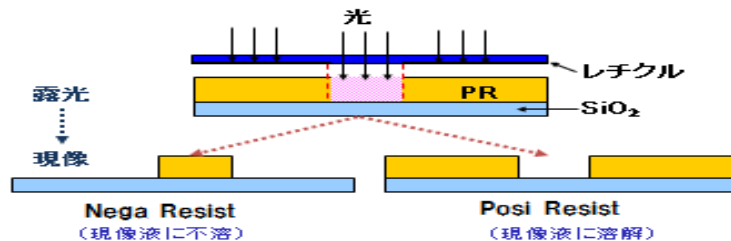
サンプル

### 露光現像書

## パターンニング

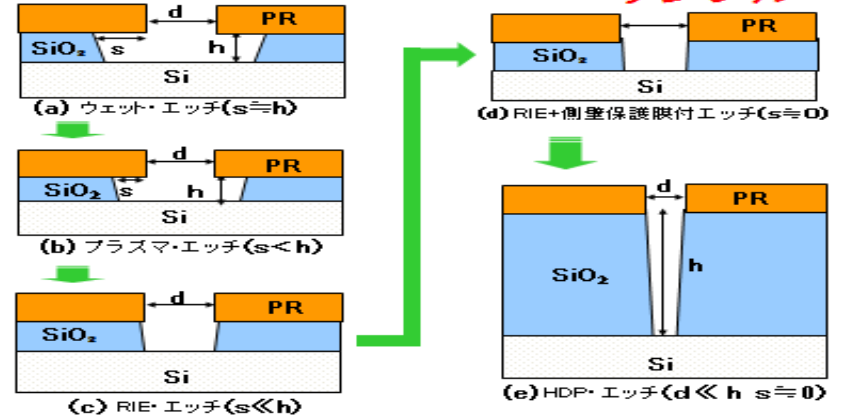
サンプル

1. Pre-Baking (膜中の残存溶媒を蒸発、緻密化)
2. 露光 (PRを感光→露光部分と非露光部の現像溶解性を変化させる)
3. 現像・リンス (Resist Patternの形成、リンスで現像液を洗い流す)
4. Post-Baking (Resistの硬化処理、密着性強化、エッチング耐性)



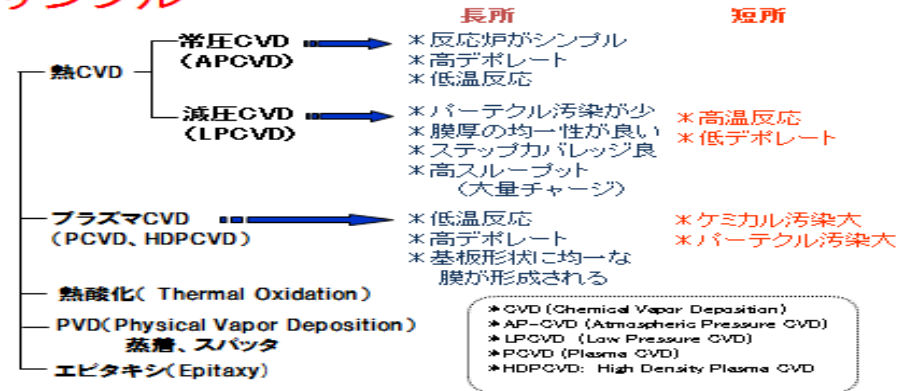
⇒緑

## エッチング技術の変遷 サンプル



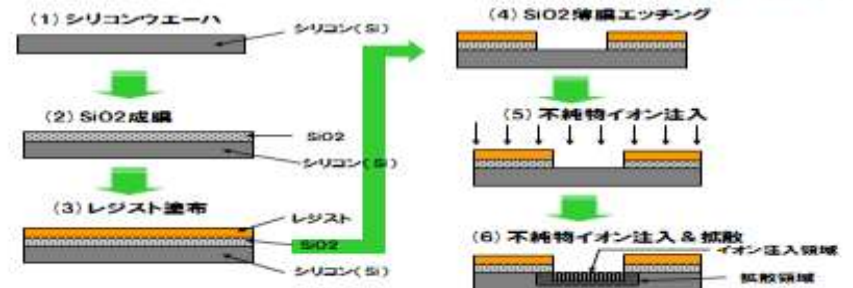
## 成膜技術の種類と特徴

サンプル



## イオン注入プロセスの概要

サンプル





# 半導体パッケージング技術

一般社団法人 半導体産業人協会

現 サクセスインターナショナル社 技術顧問  
 元 ソニー半導体パッケージ部長  
 ハイブリッドIC事業部長  
 半導体関連会社 社長  
 池永 和夫  
 E-mail ikenaga @ayu.ne.jp

サンプル

## 目次

1. パッケージに求められる機能
2. パッケージの構造
3. パッケージの変遷と種類
4. LSI後工程プロセス(パッケージ組立工程)
5. パッケージ技術の動向
  - 5-1. フリップチップボンディング
  - 5-2. ウェハレベルパッケージ **サンプル**
  - 5-3. System in Package
  - 5-4. TSV (Through Silicon Via) 【Appendix】
  - 5-5. システム設計統合技術【Appendix】

## パッケージに求められる基本機能

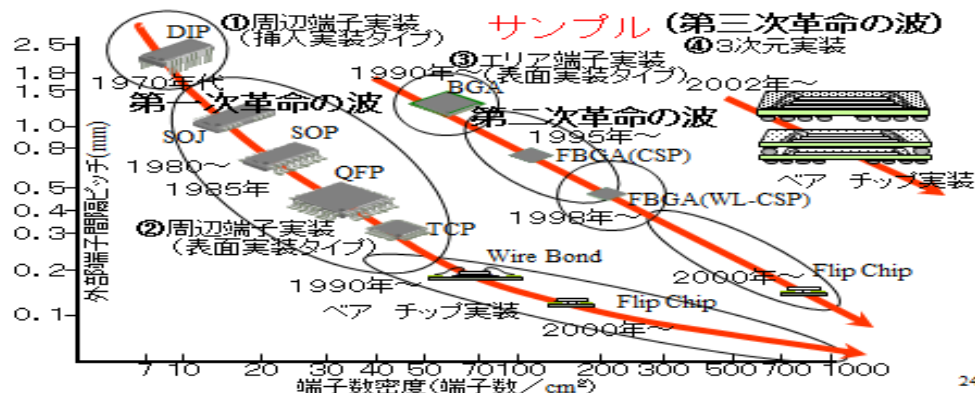


③水分の吸湿防止 **サンプル**

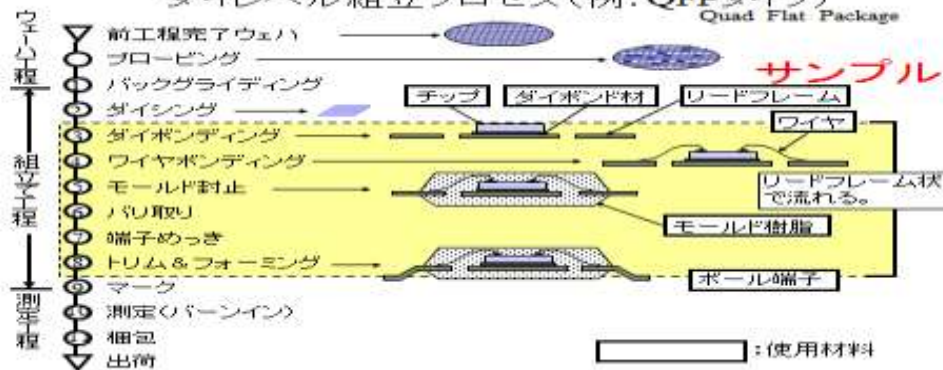
- ① 半導体チップと実装基板との電気信号伝達を可能にする。  
【電気的特性の保持機能】
- ② 半導体チップをハンドリングできる形にする。  
【チップ保護機能】
- ③ 半導体チップを外部環境から保護する。  
【チップ保護機能、ストレス緩和機能】
- ④ 半導体チップの発熱を周囲に放散する。  
【チップ放熱機能】
- ⑤ 半導体チップを実装基板に実装し易くする。  
【寸法整合機能:端子のピッチ変換】【規格、汎用機能】
- ⑥ 半導体チップのコストダウン。  
【コストダウン機能】

## パッケージと高密度実装技術の変遷

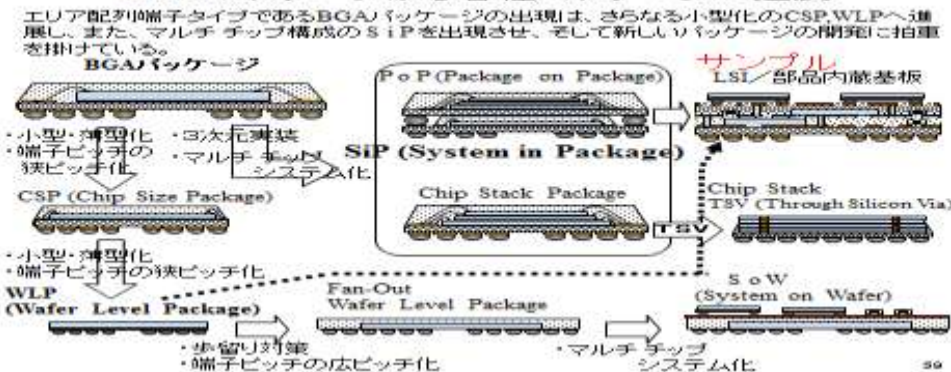
高密度実装とパッケージは密接な関係があり、この二つの技術とICの高集積化により電子機器の小型化、高性能化が進んできた。特に端子ピッチの縮小は高度なパッケージ技術と実装技術、基板技術が求められる。



## ダイレベル組立プロセス(例: QFPタイプ) Quad Flat Package



## BGAパッケージから各種パッケージへ進展

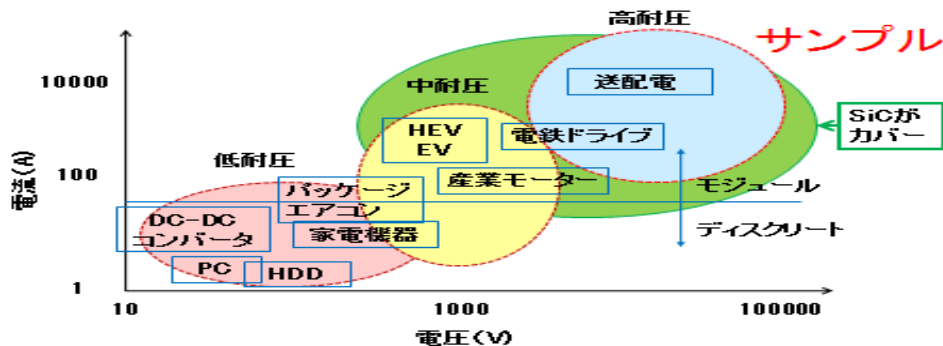


# 最近の注目デバイスと グリーンテクノロジー

サンプル

サクセスインターナショナル(株)取締役  
グローバルネット社 Techシリーズ編集委員長  
元ソニー(株)メモリ事業部長、長崎工場長  
加藤俊夫  
E-mail: t-kato@ayu.ne.jp

## 広い用途のパワーデバイス



目次

最近の注目デバイス

- 1) CMOS LSI(は、どこまで進歩するか)
- 2) 不揮発性メモリに新型が続々
- 3) 省エネに寄与するパワーデバイス

グリーン・テクノロジー

- 4) 照明はLEDに、液晶バックライトも
- 5) 原発廃止の切り札となるか？ 太陽光発電
- 6) 電気自動車に必須のリチウムイオン電池
- 7) 次世代ディスプレイとして期待の有機EL

サンプル

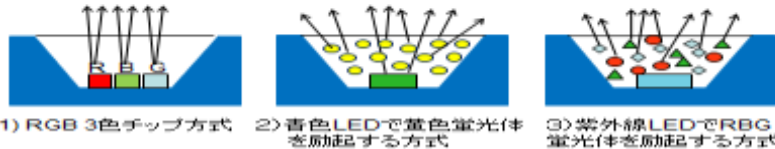
## 白色LEDの主な方式

白色光を得る方法は、主として図の3通りの方法がある。

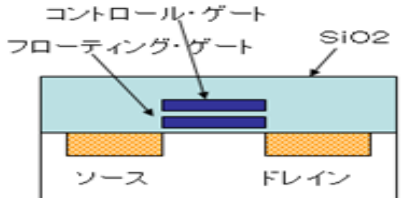
- 1) RGB (Red, Green, Blue) の3色のLEDを並べると白色光が得られる
- 2) 青色LEDと黄色蛍光体の組み合わせ。
- 3) 近紫外LEDでは、フォトンエネルギーが大きいため、蛍光体からRGBの光を取り出すことが出来て可視光の全ての波長帯をカバーする。

現在、一般照明用に市販されているのは、2)と3)であるが、輝度とコストは2)が良く、演色性を選ぶなら3)と言うことになる。

サンプル



## 引っ張りダコのフラッシュメモリー



<フラッシュメモリーの構造>

フラッシュメモリーの構造は上図のようにゲートが2枚重なっており、上をコントロールゲート、下をフローティングゲートと呼んでいて、ポリシリコンで作られる。

ドレインとコントロールゲートに高い電圧を掛けると、高エネルギーを得た電子(ホットエレクトロン)は酸化膜を越えて、フローティングゲートへ注入されメモリーされる。

消去の際は、ソースをオープンにし、コントロールゲートを0V、ドレインに高電圧を掛けると、フローティングゲート中の電子がドレイントンネル電流として流れ、消去される。消去はワード単位で一挙に行うのでフラッシュと呼ばれる。

トンネル電流を流すためにフローティングゲート下の酸化膜は薄く20nm以下である。

サンプル

## 太陽電池の種類と変換効率

サンプル

種類	変換効率 (%)	チャンピオン (%)	特記事項
単結晶Si	15-18	24	コスト高い
多結晶Si	13-16	22	家庭の屋根に適す
球状Si	(15-18)		
薄膜単結晶Si*	(15-18)		開発進展せず
化合物半導体積層		40	レンズ集光
Si薄膜	6-(18)	14	装置開発が活発
CIGS	12-13	20	コスト安い
CdTe	8-10	16	コスト極めて安い
色素増感	<6	11	フレキシブル基板

現在、多結晶Si型が主に生産され、次にCIGSやCdTeが期待されている。それ以外の色素増感などは用途によって使い分けられる。